

Ecole Polytechnique – Université Paris Sud - INSTN

Master 2 ISIC

Fondements des systèmes numériques

Examen Octobre 2007

Nom : _____

Prénom: _____

N° étudiant : _____

Signature: _____

Durée : **1H 30mn**

**Répondre à toutes les questions sur les feuilles fournies.
Il y a de l'espace supplémentaire à la fin si nécessaire.
TOUS DOCUMENTS AUTORISES**

Les questions sont indépendantes.

Notation

1 _____ /

2 _____ /

3 _____ /

4 _____ /

5 _____ /

TOTAL _____ /20

—

PARTIE 1 : Synthèse combinatoire

La table 1 donne la table de vérité de l'additionneur 1 bit

Re	A	B	S	Rs
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Q 1 : Réaliser un additionneur 1-bit (entrée a, b et re, sorties s et rs) à l'aide d'un décodeur 3 entrées – 8 sorties et de deux portes OU.

Q 2 : Réaliser un additionneur 1-bit (entrée a, b et re, sorties s et rs) à l'aide de deux multiplexeurs 4 entrées – 1 sortie (2 entrées de contrôle)

Q 3 : Réaliser un additionneur 1-bit (entrée a, b et re, sorties s et rs) à l'aide de LUT à 3 entrées. Combien faut-il de LUTs ?

PARTIE 2 : Synthèse avec des LUTs

Q 4 : Réaliser la fonction F ci-dessous avec seulement deux LUT à deux entrées :

$$F(x_2, x_1, x_0) = \sum m(2, 3, 4, 6, 7)$$

Q 5 : Réaliser la fonction ci-dessous avec seulement trois LUT à trois entrées

$$G(x_3, x_2, x_1, x_0) = x_3 \cdot x_1 \cdot x_0 + \overline{x_3} \cdot x_2 \cdot x_1 + \overline{x_2} \cdot \overline{x_1} \cdot \overline{x_0}$$

PARTIE 3 : Compteurs

Soit le schéma logique de la figure 1

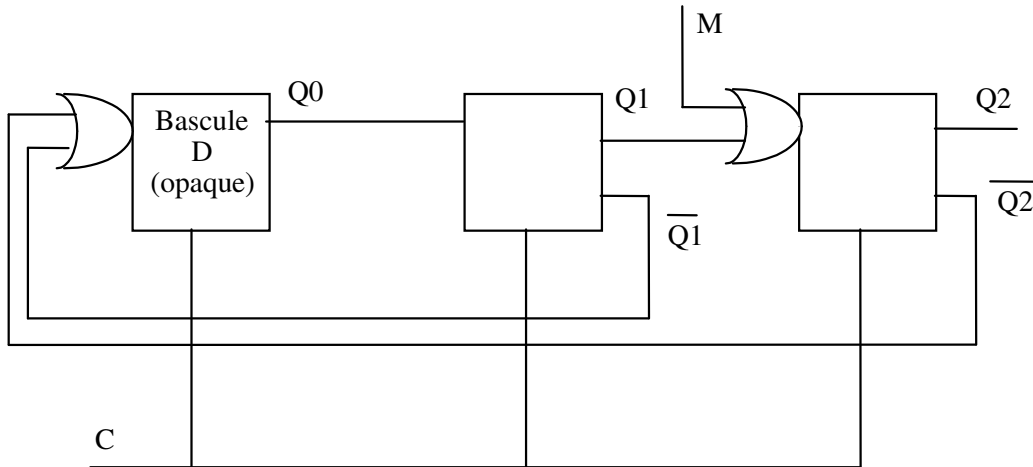


Figure 1: Dispositif à étudier

Q 6 : Donner les expressions des entrées D_2 et D_0 des bascules 0 et 2 en fonction des sorties et de l'entrée M .

Q 7 : Donner la succession des états des sorties en partant de l'état $Q_0 = 0, Q_1 = 0$ et $Q_2 = 0$ lorsque $M = 0$. Même question lorsque $M = 1$.

M=0			
	Q_0	Q_1	Q_2
	0	0	0

M=1			
	Q_0	Q_1	Q_2
	0	0	0

Q 8 : Que fait l'opérateur ?

Partie 4 : Utilisation de compteurs

Soit le compteur par 16 présenté en Figure 2. Il a une entrée de remise à zéro synchrone (CLEAR) active lorsque Clear = 1. Il a une entrée EN : le compteur compte lorsque EN=1 et ne compte pas lorsque EN=0.

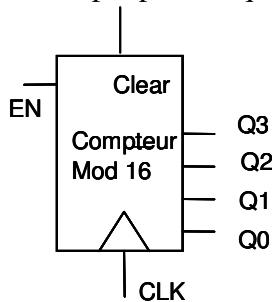


Figure 2: Compteur par 16.

Q 9 : A l'aide du compteur par 16 et de portes, réaliser un compteur par 10, puis un compteur par 6, en donnant les expressions logiques pour les entrées EN et Clear.

Compteur par 10

EN =

Clear =

Compteur par 6

EN =

Clear =

Q 10 : En utilisant deux compteurs par 16 et des portes logiques, réaliser un compteur décimal par 60, permettant de compter par exemple les secondes (les minutes) en supposant que l'on dispose d'une horloge avec une période de 1 seconde (1 minute). On appellera Q_{3u} Q_{2u} Q_{1u} et Q_{0u} les sorties du compteur des unités et Q_{2d} Q_{1d} et Q_{0d} les sorties du compteur des dizaines.

Compteur des unités

EN =

Clear =

Compteur des dizaines

EN =

Clear =

Partie 5 : Analyse d'automate

Q 11 : Que fait l'automate de la Figure 3 ?

- Donner les équations de S, D₁ et D₀ en fonction de l'entrée X et de Q
- Donner le diagramme de transition
- L'automate est-il de type Moore ou Mealy ?

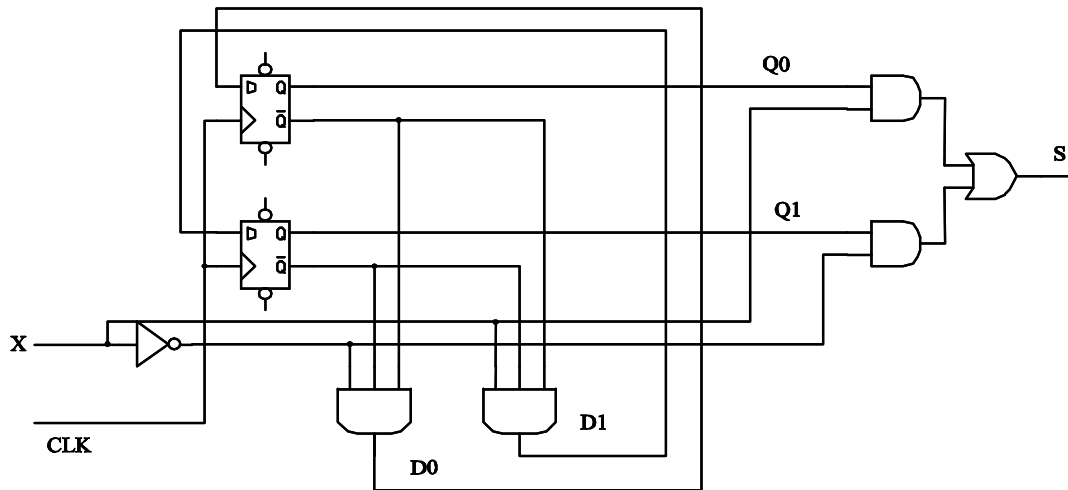


Figure 3 : Automate

