
Architecture des ordinateurs Introduction

Daniel Etiemble
de@lri.fr

Les grandes classes de système

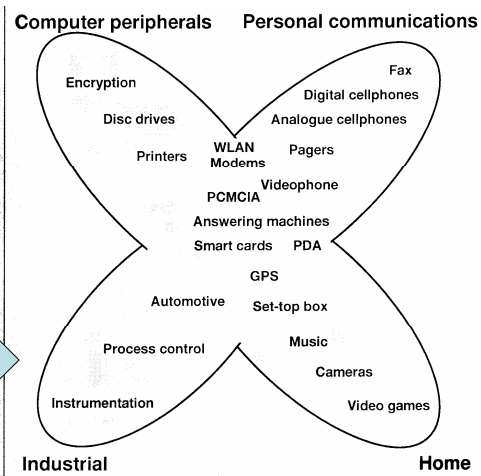
Caractéristique	Ordinateur de bureau	Serveur	Enfoui/embarqué
Prix du microprocesseur	100 à 1000 €	200 à 2000 € par processeur	0,20 à 200 € par processeur
Microprocesseurs vendus en 2000	150 millions	4 millions	300 millions (en ne comptant que les 32 et 64 bits)
Critères	Prix - performance Performance graphique	Débit, disponibilité, extensibilité	Prix, puissance dissipée, performance pour l'application

Ventes des microprocesseurs (fin du siècle dernier ☺)

- Processeurs enfouis/embarqués
 - 4 bits : 2 milliards
 - 8 bits : 4,7 milliards
 - 16 bits : 700 millions
 - 32 bits : 400 millions
- DSP (traitement du signal)
 - 600 millions
- Généralistes classiques
 - 150 millions

Les applications

- Usage général
- Calcul Scientifique
- **GRAPHIQUE**
- Traitement du signal
- **JAVA**
- BD
- WEB
- Enfoui et embarqué



PERFORMANCE

$$T_{\text{exécution}} = \text{NI} * \text{CPI} * T_c = \frac{\text{NI}}{\text{IPC} * F}$$

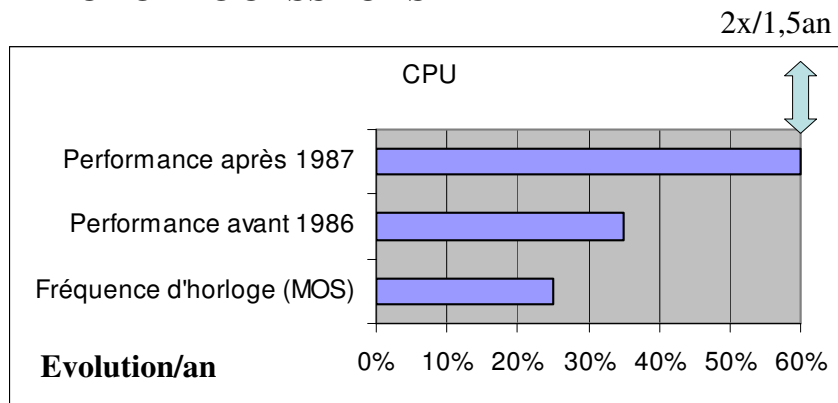
IPC * F Temps de cycle

Nombre de cycles/Instruction

- Nombre d'instructions
 - Jeu d'instructions et compilateur
- CPI
 - Microarchitecture
- T_c
 - Technologie CMOS et Microarchitecture

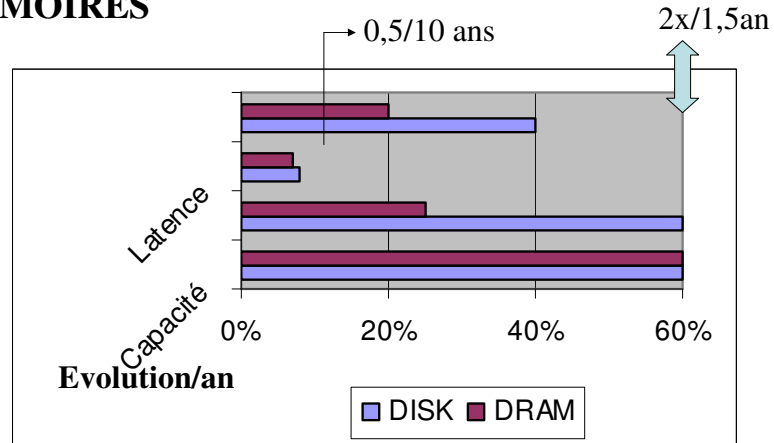
DES EXPONENTIELLES

MICROPROCESSEURS



DES EXPONENTIELLES

MEMOIRES

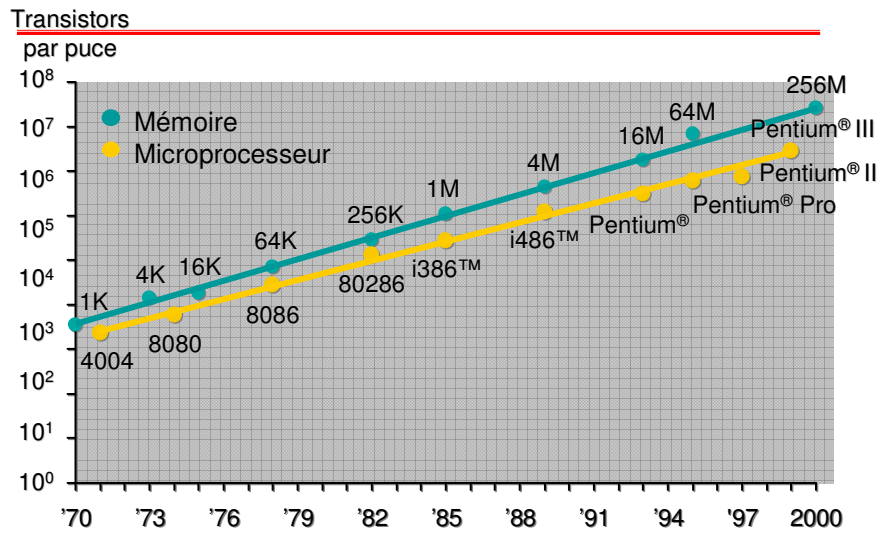


L3 Informatique
2007-08

Architecture des ordinateurs
D. Etiemble

7

La loi de Moore



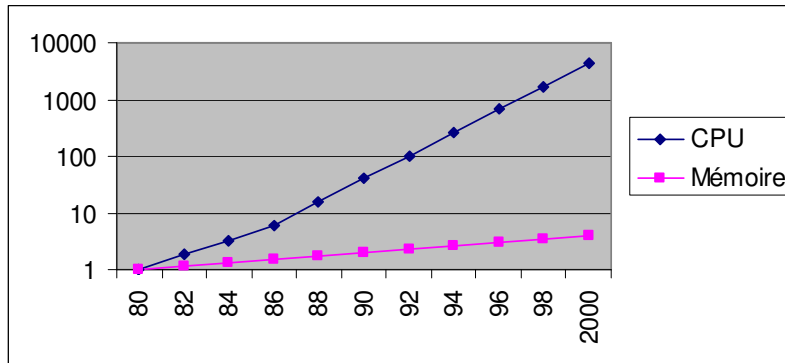
L3 Informatique
2007-08

Architecture des ordinateurs
D. Etiemble

Source: Intel

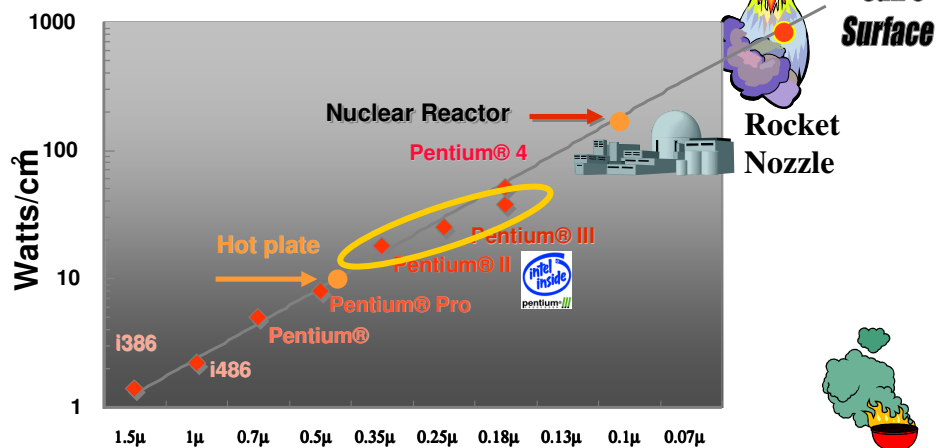
8

LES DIFFERENTIELS



Complexité croissante de la hiérarchie mémoire

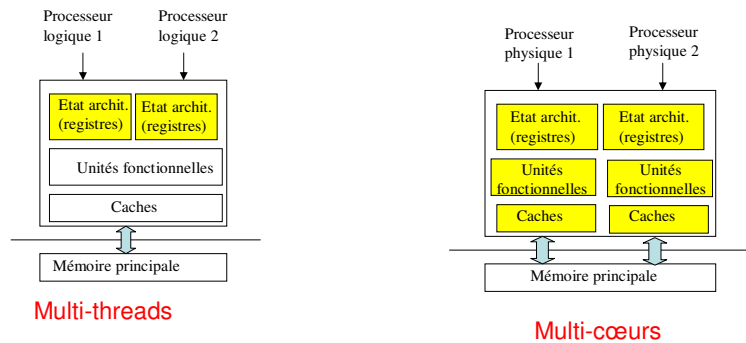
Densité de puissance



* "New Microarchitecture Challenges in the Coming Generations of CMOS Process Technologies" – Fred Pollack, Intel Corp. Micro32 conference key note - 1999.

Le grand virage...

- Evolution des processeurs pour PC (Intel, AMD)
 - De l'augmentation de la fréquence d'horloge...
 - Au parallélisme



Plan du cours

- Jeux d'instructions
 - Grandes caractéristiques
 - Spécificités selon objectif : performance/taille code/énergie
- Exécution des instructions
 - Pipelines et parallélisme d'instructions
 - superscalaires et VLIW
 - Instructions SIMD
- Accès aux données
 - Caches et mémoire virtuelle
- Entrées-sorties