

---

## Architectures avancées : Introduction

Daniel Etiemble  
de@lri.fr

### Les ordinateurs : de 1946 à hier/aujourd'hui

- ENIAC (1946)
  - 19000 tubes
  - 30 tonnes
  - surface de 72 m<sup>2</sup>
  - consomme 140 kilowatts.  
Horloge : 100 KHz.
  - $\approx$  330 multiplications/s
- Un portable (2006)
  - Intel 2 cœurs 2,3 GHz
  - 4 Go DRAM, 500 Go disque
  - 1,72 kg



## Systemes informatiques



M2R NSI-SETI 2013-2014

Architectures avancees  
D. Etienne

3

## Systemes embarques ou enfouis



**ORDINATEURS INVISIBLES**

M2R NSI-SETI 2013-2014

Architectures avancees  
D. Etienne

4

## Les grandes classes de système

Caractéristique	Ordinateur de bureau	Serveur	Enfoui/embarqué
Prix du microprocesseur	100 à 1000 €	200 à 2000 € par processeur	0,20 à 200 € par processeur
Microprocesseurs vendus en 2000	150 millions	4 millions	300 millions (en ne comptant que les 32 et 64 bits)
Critères	Prix-performance Performance graphique	Débit, disponibilité, extensibilité	Prix, puissance dissipée, performance pour l'application

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

5

## Ventes des microprocesseurs (fin du siècle dernier ☺)

- Processeurs enfouis/embarqués
  - 4 bits : 2 milliards
  - 8 bits : 4,7 milliards
  - 16 bits : 700 millions
  - 32 bits : 400 millions
- DSP (traitement du signal)
  - 600 millions
- Généralistes classiques
  - 150 millions

M2R NSI-SETI 2013-2014

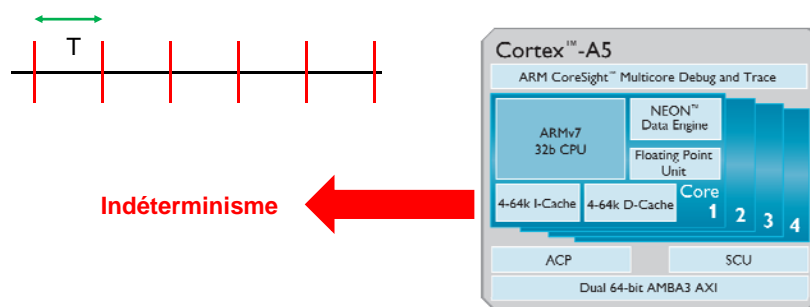
Architectures avancées  
D. Etiemble

6

## Gammes de processeurs

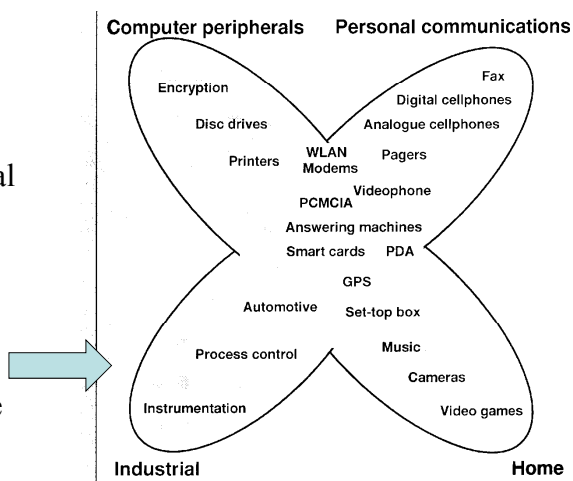
- Haut de gamme
  - Processeurs des PC et serveurs
- Spécialisé
  - Haut de gamme des générations précédentes
  - Ex : MIPS, PowerPC « enfouis »
- Spécialisé embarqué
  - Faible consommation
  - Temps réel
- Contraintes
  - Prix
  - Performance
  - Encombrement
  - Consommation
  - Temps réel
    - temps d'exécution déterministe ou non

## Problème du temps réel strict



## Les applications

- Usage général
- Calcul Scientifique
- **GRAPHIQUE**
- Traitement du signal
- **JAVA**
- Bases de données
- WEB
- Cloud
- Enfoui et embarqué



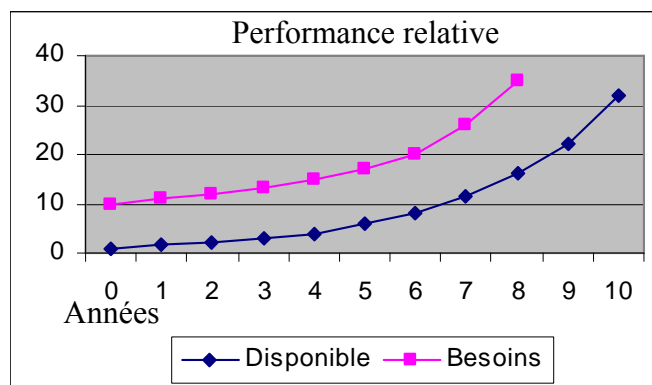
M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

9

## Le modèle économique Intel

Nouveau modèle plus performant tous les x années



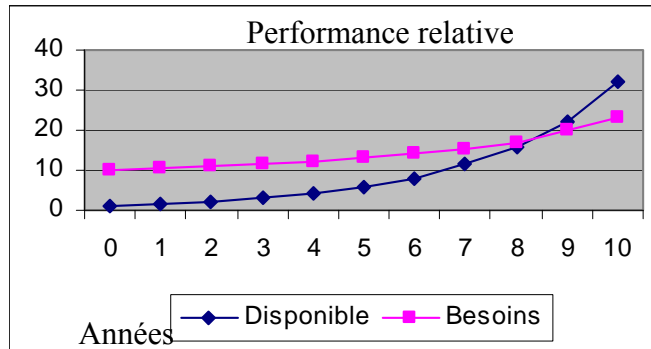
M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

10

## Un autre modèle économique

Performance supérieure aux besoins de « masse »



**Recherche des “killer applications”**

## Les moteurs de l'évolution

- Les contraintes économiques
  - Lois économiques
  - Volumes de vente



**MARCHE GRAND PUBLIC**

**PCs**

**Consoles de jeux**

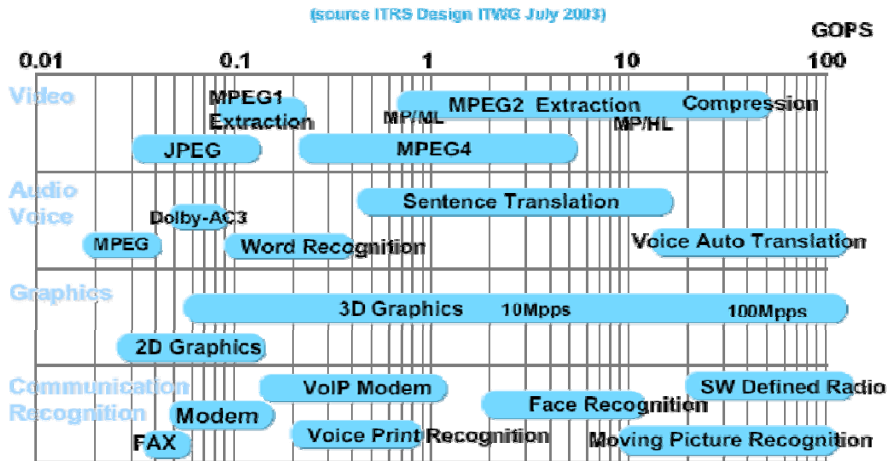
**Smartphones**

**Tablettes**

**Intel, Microsoft**

Apple, Samsung

## “Roadmap” des applications enfouies



M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etienne

13

## “Roadmap” du traitement enfoui

Source ITRS Design ITWG July 2003

x 40

Process Technology (nm)	130	90	65	45	32	22
Operation voltage (V)	1.2	1	0.8	0.6	0.5	0.4
Clock frequency (MHz)	150	300	450	600	900	1200
Application (MAX performance required)	Still Image Processing	Real Time Video Codec MPEG4/CIF		Real Time Interpretation		
Application (Others)	Web Browser	TV phone (1:1)		TV phone (>3:1)		
	Electric mailer Scheduler	Voice recognition (input)		Voice recognition (operation)		
		Authentication (Crypto engine)				
Processing Performance (GOPS)	0.3	2	14	77	461	2458
Parallelism factor	1	4	4	4	4	4
Communication speed (Kbps)	64	384	2304	13824	82944	497664
Energy Efficiency (MOPS/mW)	3	20	140	770	4160	24580
Peak Power Consumption (mW)	100	100	100	100	100	100
Stand-by Power Consumption (mW)	2	2	2	2	2	2
Battery Capacity (Wh/kg)	120	200		400		

Performance  
Efficacité énergétique (MOPS/mW)  
Puissance dissipée  
Capacité batterie

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etienne

14

## Exemple : industrie automobile

**Besoins**  
Hypothèse: une même architecture doit répondre aux différents besoins

THEME	BRIQUE LOGICIEL	BESOIN				
		Fonctions image (filtrage, contour)	Mémoire	Calculs complexes (matrice, flottant...)	Cadence (Hz)	Nombre de flux vidéo
SECURITE	Reconnaissance des piétons	++	++	Non	>100 Hz	1 ou 2 (VIS. + IR)
	Détection d'obstacle	++	+++	++	>100 Hz	1 ou 2
	Détection de route	++	+	Non	>100 Hz	1
	Détection de ligne	++	++	++	30 Hz	1 ou 2
SERENITE/ PARKING	Fonctions de rétrovision	+	+	Non	15 Hz	1
	Park Assist	++	+++	+++	15 Hz	2 ou 3
VIE A BORD	Détection de l'occupant	++	++	Non	5-10 Hz	1 ou 2
NAVIGATION	Optical compass	+++	+++	+++	>15 Hz	1 ou 2

© Direction de la Recherche Ingénierie Véhicule

Hétérogénéité

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

Sources : C. Balle – Renault

15

## Les contraintes ergonomiques

- Les smart-phones



Blackberry



Samsung



iPhone

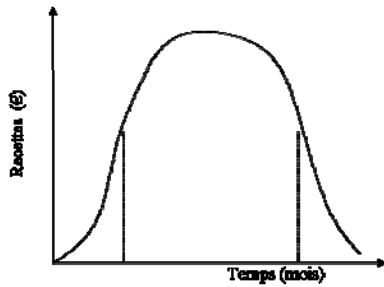
M2R NSI-SETI 2013-2014

Architectures avancées D. Etiemble

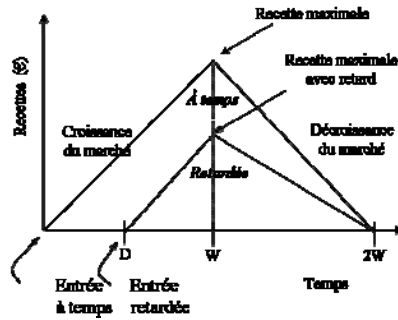
16



## Les contraintes économiques



Fenêtre de vente d'un produit grand public

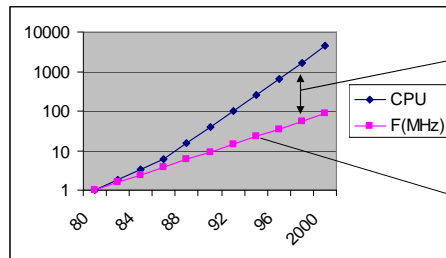


« Time to market »

## Performance : Microprocesseur

$$T_{\text{exécution}} = NI * CPI * T_c = \frac{NI}{IPC * F}$$

▶ Temps de cycle  
▶ Nombre de cycles/Instruction

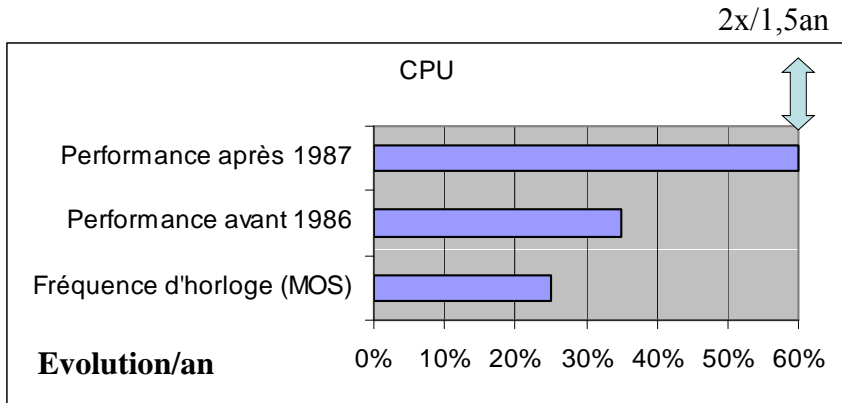


Microarchitecture (IPC)

Technologie

# DES EXPONENTIELLES

## MICROPROCESSEURS



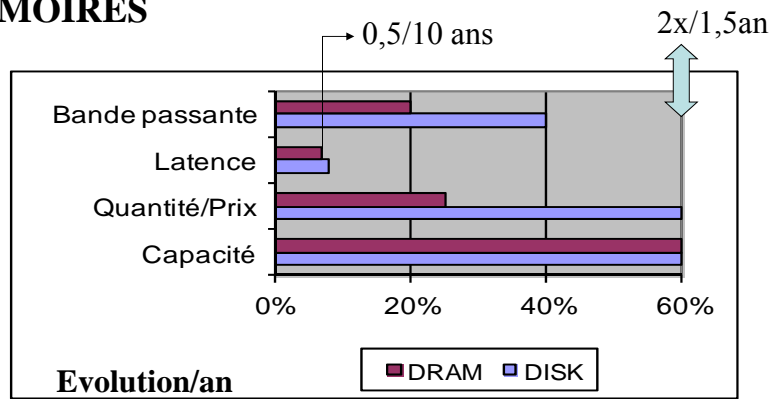
M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

19

# DES EXPONENTIELLES

## MEMOIRES



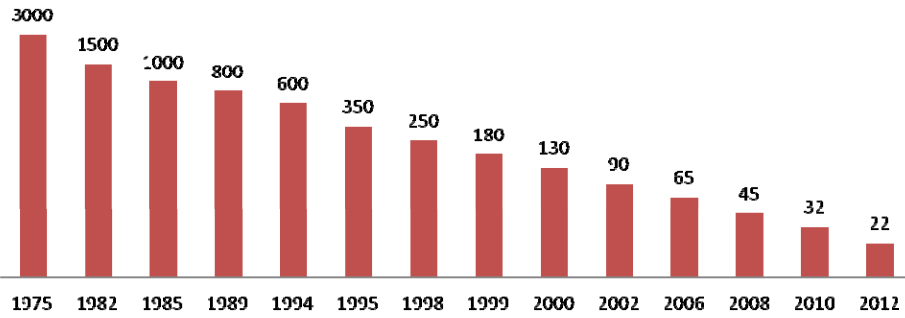
M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

20

## Les technologies CMOS

### Les générations CMOS en nm



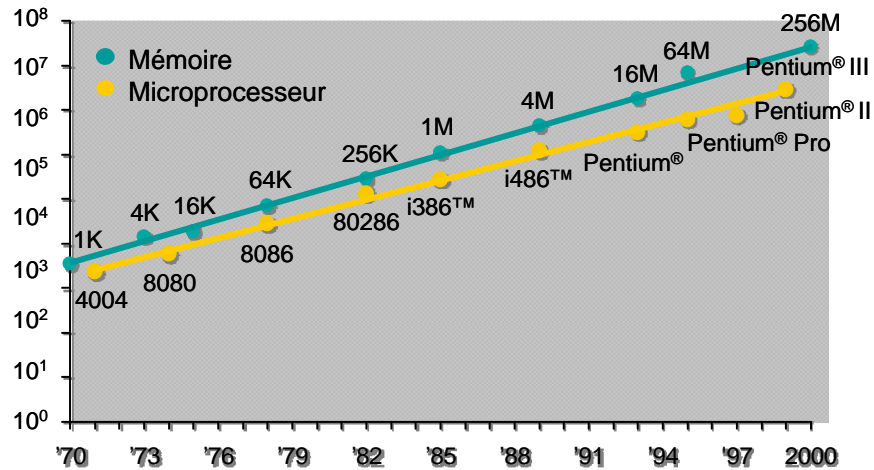
M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

21

## La loi de Moore

Transistors  
par puce



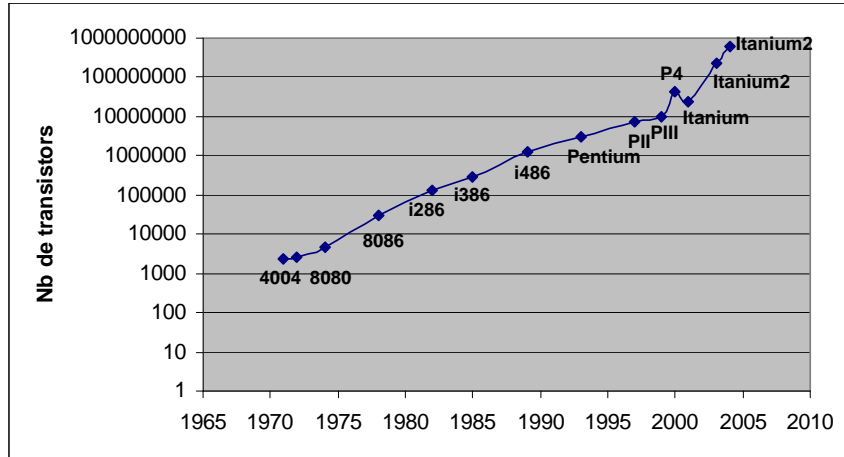
Source: Intel

M2R NSI-SETI 2013-2014

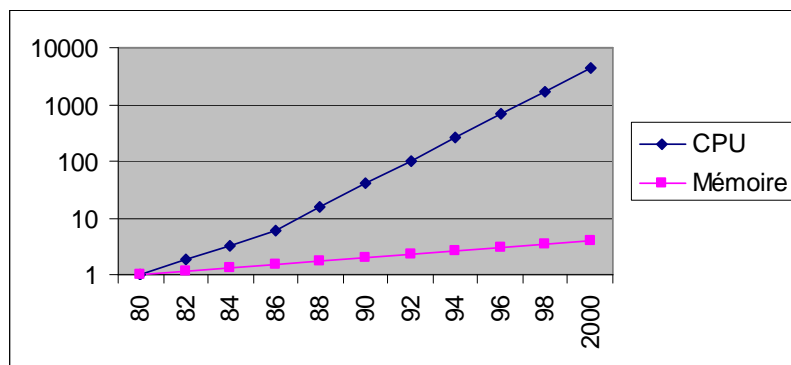
Architectures avancées  
D. Etiemble

22

## Processeurs Intel : nombre de transistors l'année d'introduction

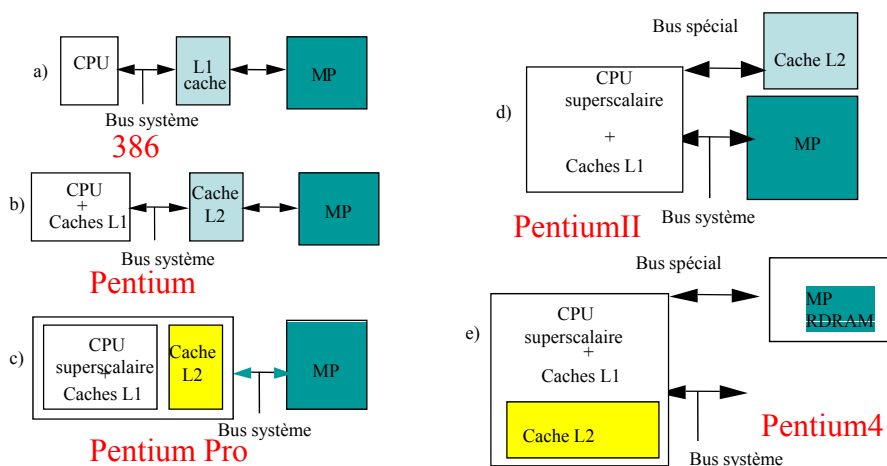


## LES DIFFERENTIELS



Complexité croissante de la hiérarchie mémoire : L1, L2, L3, MP

## Evolution des hiérarchies mémoire (1985-2000)

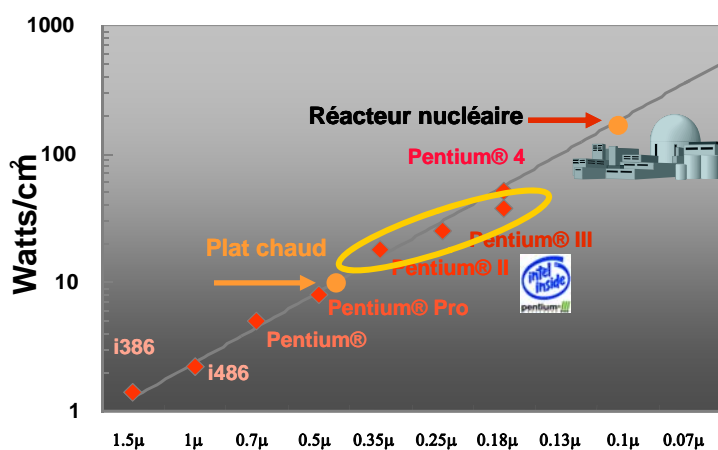


M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

25

## La densité de puissance



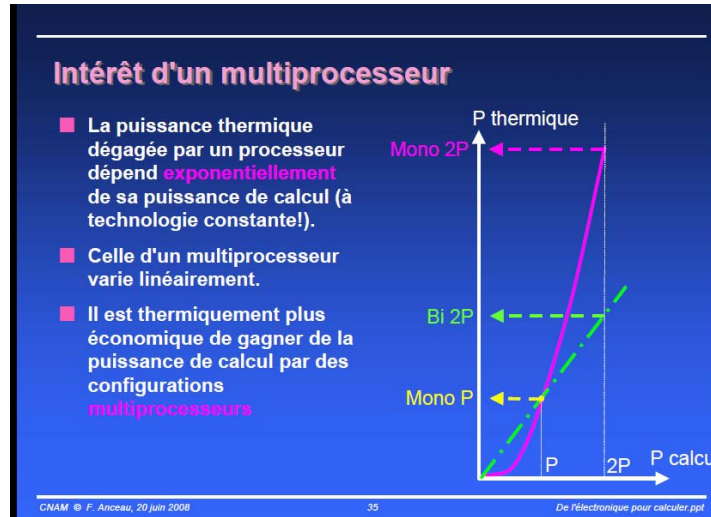
\* "New Microarchitecture Challenges in the Coming Generations of CMOS Process Technologies" – Fred Pollack, Intel Corp. Micro32 conference key note - 1999.

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

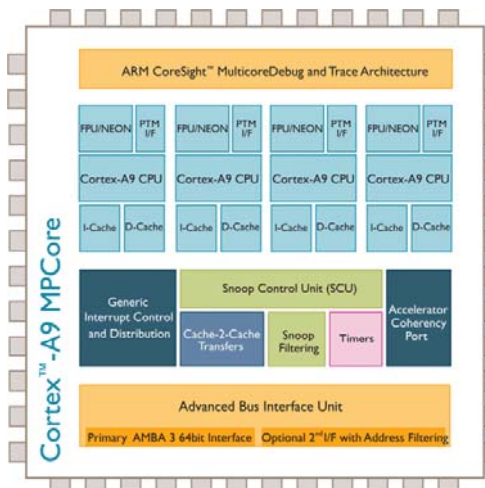
26

## Multiprocesseurs et puissance (d'après F. Anceau)

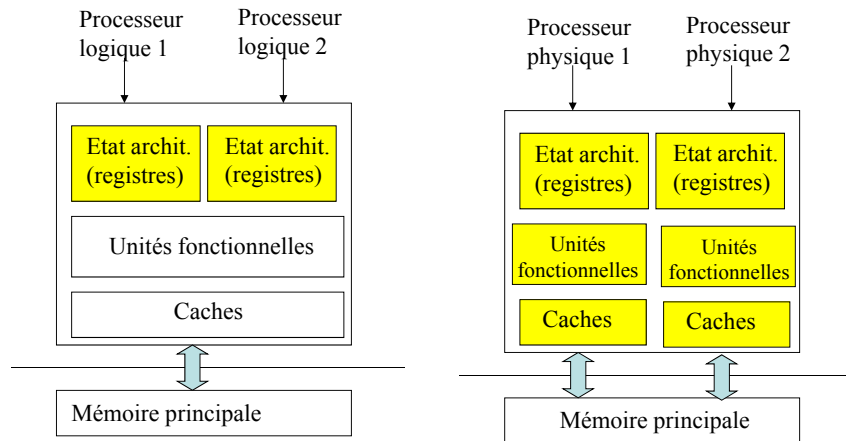


## Le grand virage...

- Evolution des processeurs pour PC (Intel, AMD) et dans l'enfouï embarqué (ARM, etc)
  - De l'augmentation de la fréquence d'horloge...
  - Au parallélisme
    - Hyperthread
    - Multi-cœurs / many-cores



## Processeurs Intel et AMD : Multithread et Multiprocesseurs



M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

29

## Les multi-cœurs Power

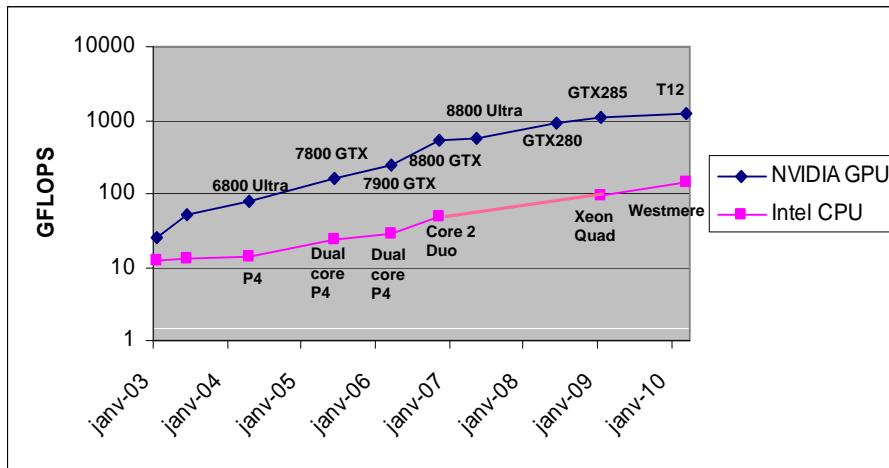
	POWER5 2004	POWER6 2007	POWER7 2010	POWER7+ 2012	POWER8
<b>Technology</b>	130nm SOI	65nm SOI	45nm SOI eDRAM	32nm SOI eDRAM	22nm SOI eDRAM
<b>Compute</b>					
Cores	2	2	8	8	12
Threads	SMT2	SMT2	SMT4	SMT4	SMT8
<b>Caching</b>					
On-chip	1.9MB	8MB	2 + 32MB	2 + 80MB	6 + 96MB
Off-chip	36MB	32MB	None	None	128MB
<b>Bandwidth</b>					
Sust. Mem.	15GB/s	30GB/s	100GB/s	100GB/s	230GB/s
Peak I/O	3GB/s	10GB/s	20GB/s	20GB/s	48GB/s

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

30

## CPU et GPU

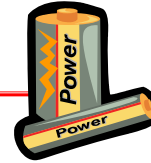


## GPU Fermi





## Puissance et énergie



### Energie

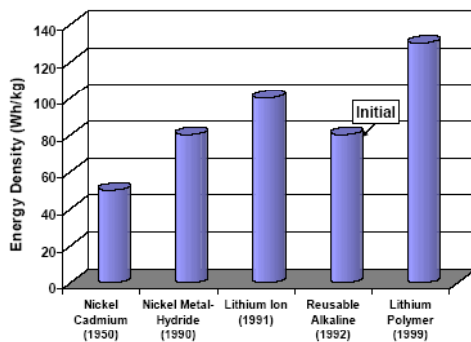
- “Capacité à faire quelque chose d’utile”
- Important pour
  - Durée de vie des piles et batteries
  - Facture d’électricité
- Mesurée au cours du temps
- Proportionnelle à la somme des capacités et au carré de la tension ( $CV^2$ )

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etienne

33

## Les batteries



### Batteries au lithium :

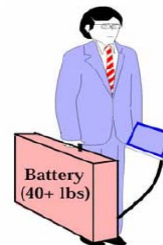
1992 : 90 Wh/kg,

2000 : 140 à 160 Wh/kg .

2007 : de 190 à 200 Wh/kg.

Source : CEA

Energy density of material	KWH/kg
Gasoline	14
Lead-Acid	0.04
Li polymer	0.15



Architectures avancées  
D. Etienne

34

## Puissance et énergie



### Puissance

- *Travail* effectué par unité de temps
  - Mesuré en Watts
- $P = \alpha CV^2f$   
( $\alpha$  : activité, C: capacités, V: tension, f : fréquence)
- “Mesurée” à sa valeur maximale
- Plus de puissance → Plus de courant
  - Ne peut dépasser les contraintes de puissance maximale disponible
- Plus de puissance → Température plus élevée
  - Ne peut dépasser les contraintes thermiques

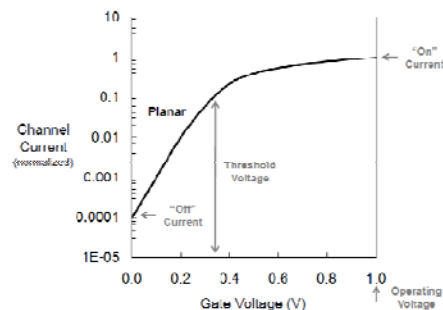
## Diminuer la puissance

- $P_d$  proportionnel à  $CV_{dd}^2f$ 
  - Limiter l'augmentation de fréquence
  - Limiter la tension d'alimentation
    - Environ 1V
    - Problème  $V_T$

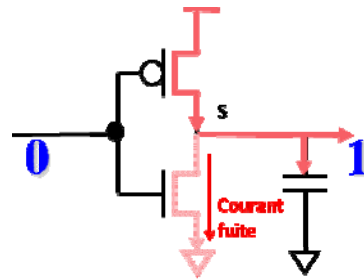
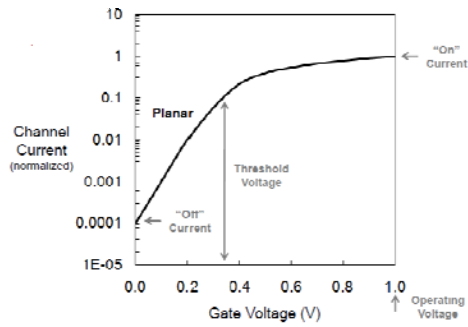
Transistor passant

$$V_{gs} - V_T > 0$$

$$V_{dd} - V_T > 0$$



## Courants de fuite (subthreshold leakage)

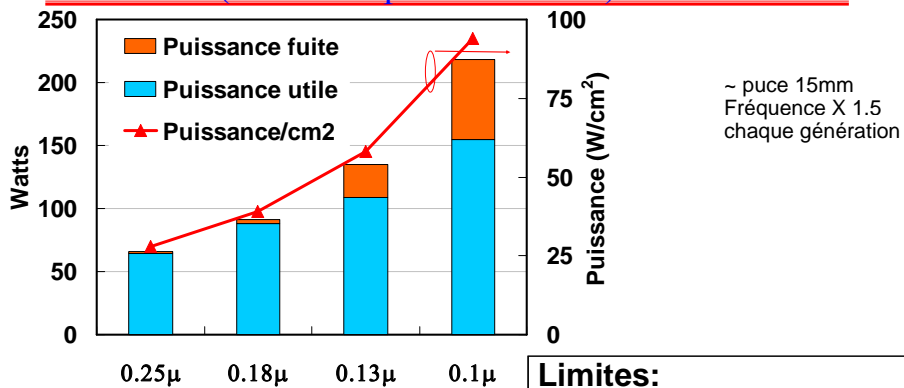


M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

37

## Evolution de la puissance (à taille de puce constante)



~ puce 15mm  
Fréquence X 1.5  
chaque génération

### Limites:

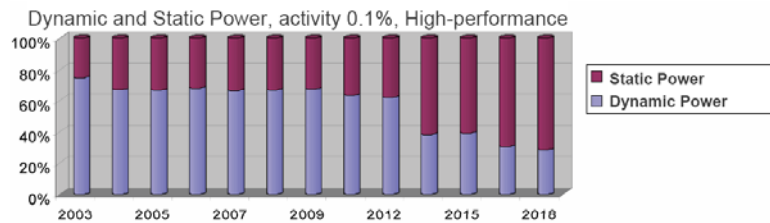
1. Puissance dissipée,
2. Alimentation, et
3. Densité de puissance

M2R NSI-SETI 2013-2014

Architectures avancées  
D. Etiemble

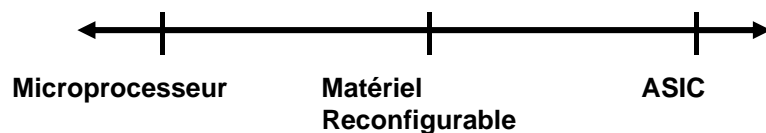
38


## Un grand défi : la réduction de l'énergie consommée et de la puissance dissipée

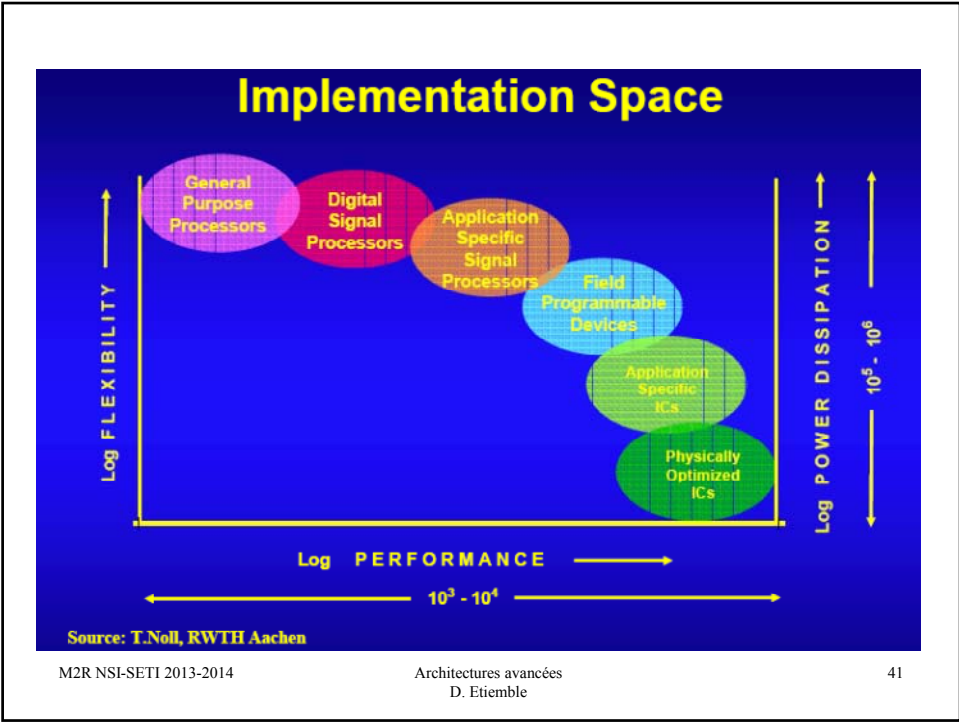


- Effort à tous les niveaux
  - Niveau technologique
  - Niveau circuit/logique
  - Niveau architectural
  - Niveau algorithmique
  - Niveau système

## Le spectre d'implémentation



- ASIC
    - Haute performance – dédié à l'application
    - Non modifiable
  - Processeur
    - Programmable
    - Non dédié à l'application
  - Matériel reconfigurable
    - Bon compromis
- 



## Les processeurs utilisables

- Les microcontrôleurs
  - $\mu$ P (4 à 32 bits)
  - RAM-ROM-Horloge
  - Périphériques

- Composants du commerce

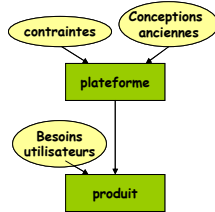
Bits	1998	2003	2008
4 bits	~1000	~500	~200
8 bits	~5000	~4000	~3000
16 bits	~2000	~3000	~4000
32 bits	~1000	~3000	~8000

OMAP 1610 (TI)

M2R NSI-SETI 2013-2014
Architectures avancées D. Etiemble
42

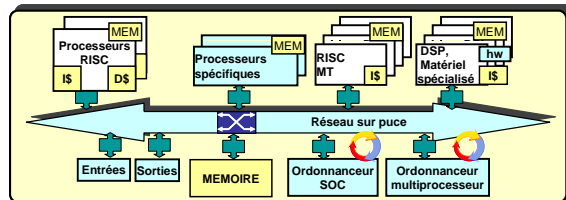
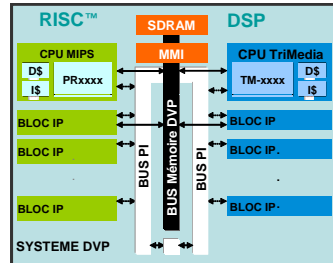
# Les systèmes sur puce

Les plate-formes

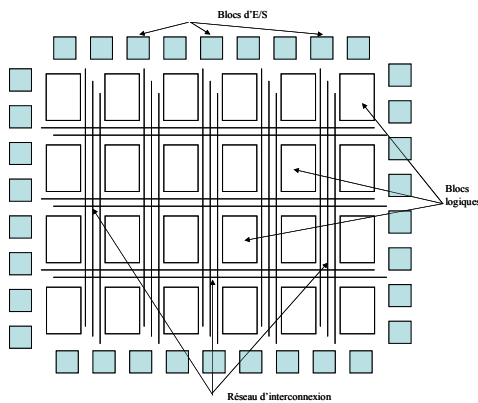


MPSoC de ST

Nexperia (NXP)



# Systèmes sur puce (FPGA)



- Blocs logiques (LUT et bascules)
- Blocs SRAM
- Blocs multiplieurs
- PLL
- Interfaces spécialisées (Ethernet, PCI)
- µP (en dur)

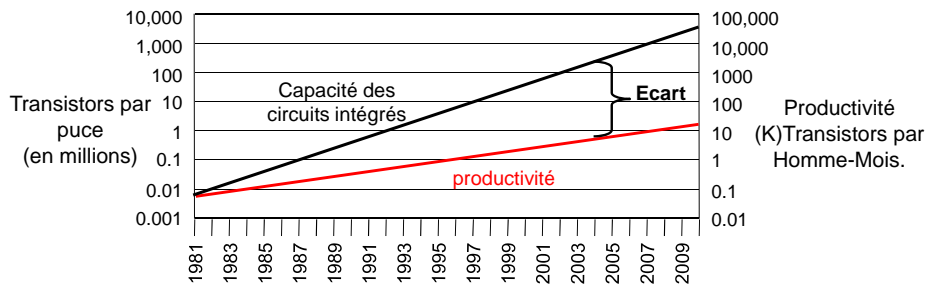
- Composants programmés (IP)
  - µP, RAM, E/S, périphériques
  - TS, audio, images, vidéo
  - modulation, démodulation

ALTERA, XILINX, ...

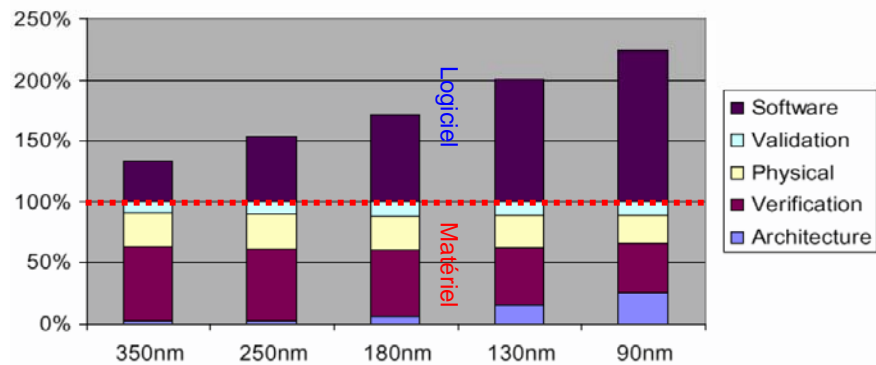
## Les écarts de productivité

- Évolution comparée du temps de conception d'un circuit et du nombre de portes disponibles

### Écart de productivité de conception



## Où va l'effort de conception ?



Source : IBS 2002