

Examen CLM – Mai 2014 TOUS DOCUMENTS AUTORISÉS

Partie 1 : Bascules D

Soit le circuit (Figure 1) et les signaux C et D (Figure 2)

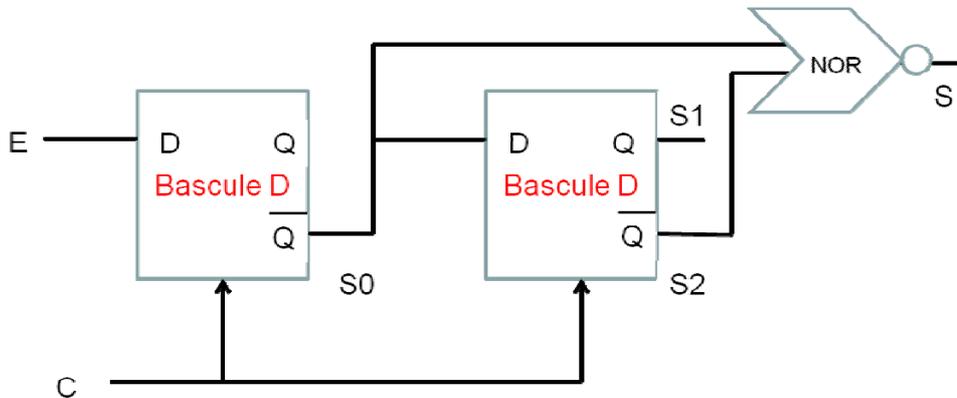


Figure 1 : Deux bascules D plus porte NOR

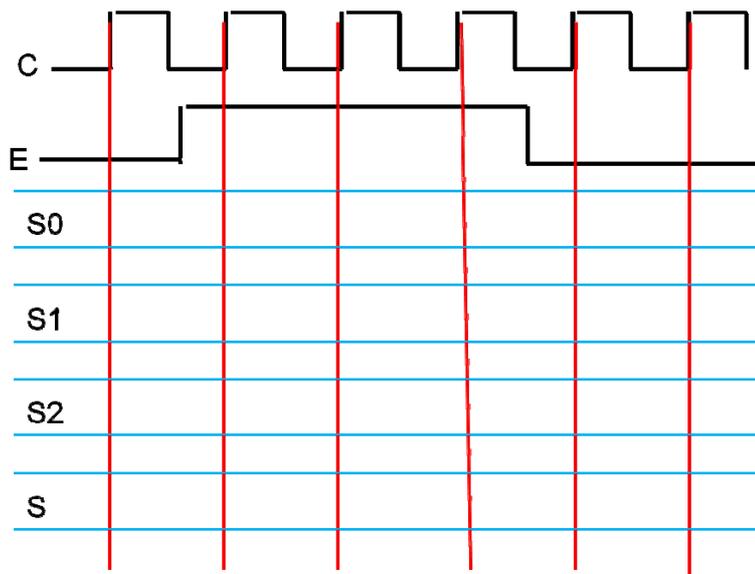


Figure 2 : Signaux appliqués sur le circuit.

Q 1) Dessiner les signaux S0, S1, S2 et S (sans tenir compte des temps de retard entre C et les sorties des bascules).

Partie 2 : Compteurs

Q 2) Réaliser un compteur par 12 (0 à 11) avec des bascules D en donnant les expressions simplifiées des entrées des bascules en fonction des sorties des bascules.

On dispose d'un compteur 16 bits avec une entrée de contrôle chargement/compteur qui charge le contenu de P3P2P1P0 lorsqu'elle est à 0, et pour laquelle le compteur compte lorsqu'elle est égale à 1.

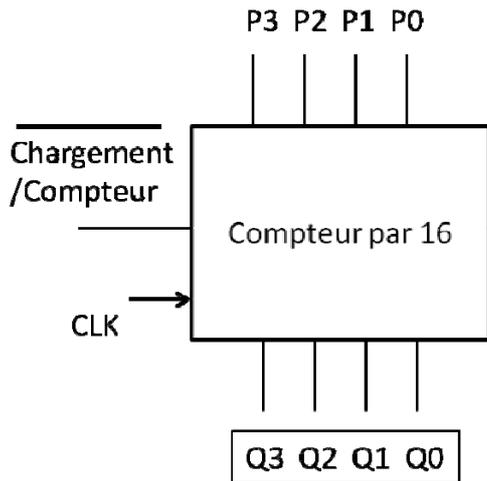


Figure 3 : Compteur par 16 avec chargement

Q 3) Réaliser un compteur par 12 (0 à 11) avec le compteur par 16 et une porte logique (donner le schéma du compteur par 12).

Soit un registre à décalage, constitué de trois bascules dont les sorties sont Q_0 , Q_1 et Q_2 avec des liaisons $D_i=Q_{i-1}$ et une liaison $D_0 = \overline{Q_2}$.

On suppose qu'initialement, $Q_0=Q_1=Q_2=0$.

Q 4) Donner les états successifs du registre à décalage. Quelle est la fonction réalisée par ce registre à décalage rebouclé ?

Partie 3 : Automate

Soit l'automate de la figure 4

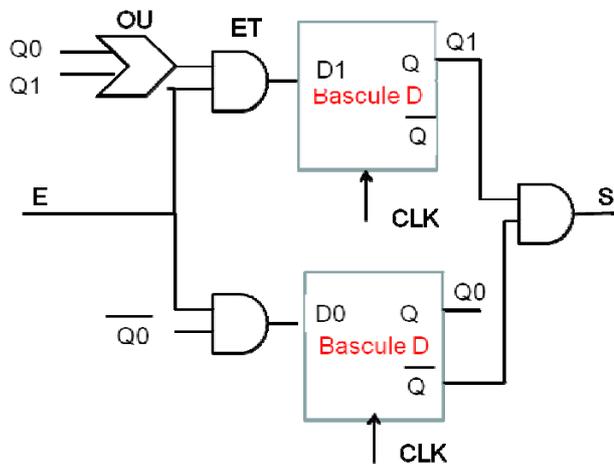


Figure 4 : Automate

Q 5) Donner les expressions logiques des entrées D1 et D0 des bascules et de la sortie S en fonction de E, Q1 et Q0.

Q 6) Donner le diagramme des états de l'automate sous la forme

E	Etat présent	Etat futur	S

On codera les états de l'automate A (00), B (01), C (10) et D (11)

Q 7) Donner le diagramme de transition de l'automate. Quelles séquences de l'entrée E reconnaît l'automate ?

Partie 4 : Programmation MIPS

Q 8) Donner l'instruction ou la suite des instructions MIPS permettant d'exécuter les pseudo-instructions MIPS suivantes

```
B 16          // Branchement à l'adresse NCP+constante|00
MOVE R2,R1    // R2 ← R1
NEGU R2,R1 ...// R2 ← -R1
NOT R2,R1 .....// R2 ← complément à 1 de R1
BEQZ R1, 32   // si R1 = 0, branchement à NCP+constante|00
LI R1, 0x1238765 // constante de 32 bits dans Rd
```

Q 9) Que fait le programme suivant ? Que contient R2 en fin d'exécution lorsque

- R1 = 0x0000 0000
- R1 = 0x8000 0000
- R1 = 0x1234 5678
- R1 = 0x0000 8765
-

Programme

```
ADDI R2,R0,32
BEQ R1,R0, FIN
ADDI R2,R0,0
Boucle : BLTZ R1, FIN
ADDI R2,R2,1
SLL R1,R1,1
BNE R1,R0,Boucle
FIN:
```

Partie 5 : Microarchitecture et temps d'exécution d'instructions

Les instructions s'exécutent sur le processeur non pipeliné dont le chemin de données est présenté en Figure 5.

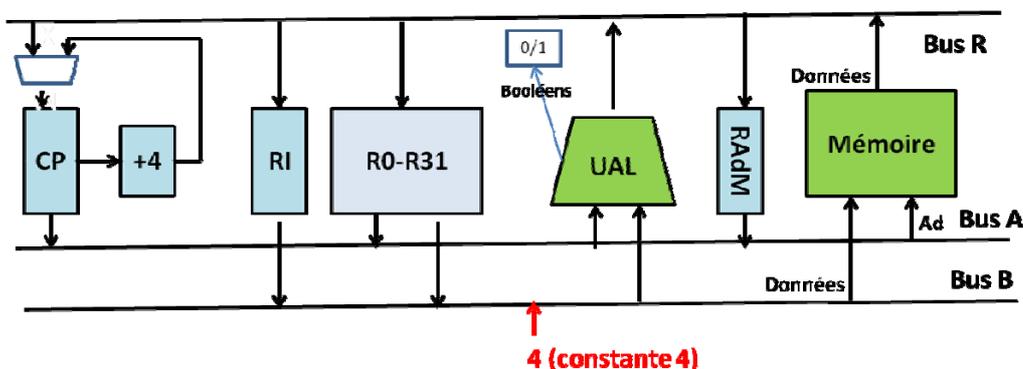


Figure 5 : Chemin de données non pipeliné

On rappelle les opérations élémentaires sous forme de transfert de registre

$$RI \leftarrow Mem(CP)$$

$$CP \leftarrow CP+4$$

$R_t \leftarrow \text{Mem}(R_s)$ ou $\text{Mem}(R_s) \leftarrow R_t$
 $R_d \leftarrow R_s$ opération UAL R_t
 $R_t \leftarrow R_s$ opération UAL ES, RI_{15-0}
Etc.

Par exemple, l'instruction `ADD R3, R2, R1` s'exécute avec les opérations élémentaires suivantes en deux cycles :

1. $RI \leftarrow \text{Mem}(CP)$ et $CP \leftarrow CP+4$
2. $R_3 \leftarrow R_2 + R_1$

Q 10) Donner la suite des opérations élémentaires pour exécuter les instructions suivantes comme des instructions MIPS (et non des pseudo-instructions). Quel est le nombre de cycles pour exécuter chacune des instructions ?

- `MOVE R2, R1` // $R_2 \leftarrow R_1$
- `NEGU R2, R1` // $R_2 \leftarrow -R_1$

Q 11) Donner la suite des opérations élémentaires pour exécuter l'instruction `PUSH R1` et `POP R1` définies ci-dessous. Quel est le nombre de cycles pour exécuter chacune de ces instructions ?

`PUSH R1`

`ADDI R29, R29, -4`
`SW R1, 0(R29)`

`POP R1`

`LW R1, 0(R29)`
`ADDI R29, R29, 4`