

## Licence Math-Info –S4 Partiel CLM - Mars 2014

***TOUS DOCUMENTS AUTORISES - CALCULETTES INTERDITES***

### **Partie 1 : Représentation des nombres entiers en complément à 2**

**Q1) Donner l'équivalent décimal des nombres hexadécimaux en complément à deux suivants :**

- a. 0x45
- b. 0xD5

**Q2) Exprimer les nombre décimaux suivants en représentation binaire en complément à deux sur 16 bits. Donner les résultats sous forme de quatre chiffres hexadécimaux.**

- a. 151
- b. -15
- c. 30000
- d. -1

### **Partie 2 : Exécution d'instructions MIPS**

Le contenu des registres du processeur MIPS est le suivant :

R1	0x 3456 7890
R2	0x 1234 4321
R3	0x 5321 1234
R4	0x A111 1111
R5	0x 9000 0000

**Q3) Donner le contenu des registres R6 à R13 après exécution des instructions suivantes ci-dessous. En cas d'exception, le contenu du registre est inchangé.**

- a. ADD R6, R1, R2
- b. ADDU R7, R1, R2
- c. ADD R8, R1, R3
- d. ADDU R9, R1, R3
- e. ADD R10, R4, R5
- f. ADDU R11, R4, R5
- g. ADD R12, R3, R4
- h. ADD R13, R1, R4

### **Partie 3 : Nombres flottants « half » : FP16**

La figure 1 rappelle le format des nombres flottants 16 bits.

**Q4) Quel est le plus grand entier positif représentable ?** (Donner sa représentation hexadécimale et sa valeur sous forme décimale ou sous forme  $m \times 2^e$ )

**Q5) Quel est le plus petit entier positif non nul normalisé représentable ? Quel est le plus petit positif non nul dénormalisé** (Donner leur représentation hexadécimale et leur valeur sous forme décimale ou sous forme  $m \times 2^e$ )

**Q6) Donner les représentations binaires sur 16 bits et hexadécimales sur 4 digits en représentation flottante « half » des nombres décimaux suivants**

- +12
- - 5
- + ∞
- NaN

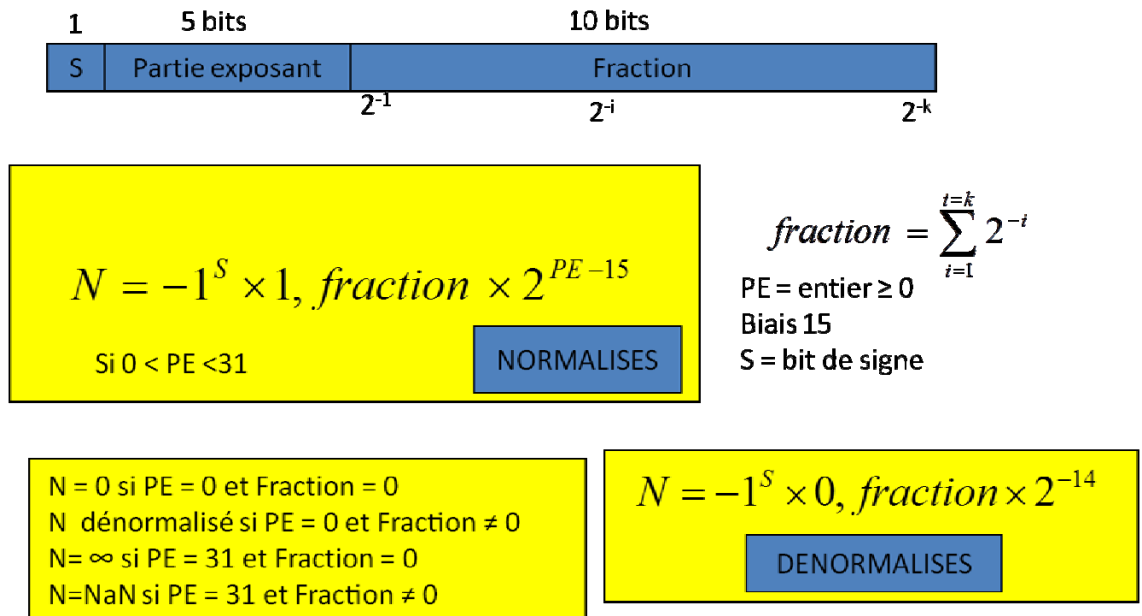


Figure 1 : Format des nombres flottants 16 bits.

**Partie 4 : Simplification de circuits**

**Q7) Simplifier le circuit de la figure 2 pour obtenir le nombre minimal de portes de type ET, OU et inverseurs.**

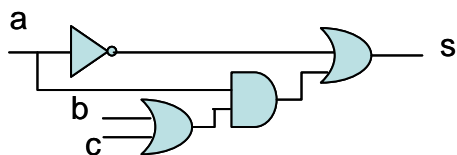


Figure 2 : circuit à simplifier

**Partie 5 : Fonctions et circuits logiques**

Soient les trois fonctions suivantes :

- $f_1(e_3e_2e_1e_0) = \sum m(2, 3, 5, 7, 11, 13)$
- $f_2(e_3e_2e_1e_0) = \sum m(0, 1, 2, 4, 8)$
- $f_3(e_3e_2e_1e_0) = \sum m(0, 3, 4, 11, 13, 15)$

**Q8) Donner les expressions logiques simplifiées de  $f_1$ ,  $f_2$  et  $f_3$  sous forme disjonctive (somme de produits).**

**Q9) Quel est le nombre minimal de portes NAND et d'inverseurs nécessaires pour implanter simultanément les trois circuits. Les portes NAND peuvent avoir un nombre quelconque d'entrées.**

**Partie 6 : Additionneur**

Un additionneur 1 bit a deux entrées  $a_i$  et  $b_i$ , une retenue d'entrée  $\overline{r_i}$ , une sortie  $s_i$  et une retenue de sortie  $\overline{r_{i+1}}$  (Les retenues d'entrée et de sortie sont exprimées sous forme complémentées).

On définit

- une fonction  $K_i$  égale à 1 lorsque la retenue de sortie est égale à 0 quelle que soit la retenue d'entrée
- une fonction  $P_i$  égale à 1 lorsque la retenue de sortie est égale à la retenue d'entrée.

**Q10) Donner les expressions de  $K_i$  et  $P_i$  en fonction de  $a_i$  et  $b_i$ .**

**Q11) Donner l'expression de la retenue de sortie  $\overline{r_{i+1}}$  en fonction de la retenue d'entrée  $\overline{r_i}$  et des fonctions  $K_i$  et  $P_i$**

**Q12) Pour un bloc de 4 bits, donner l'expression de la retenue de sortie  $\overline{r_3}$  en fonction de la retenue d'entrée  $\overline{r_0}$  et des fonctions  $K_i$  et  $P_i$**

**ANNEXE : Puissances de 2**

N	$2^N$
1	2
2	4
3	8
4	16
5	32
6	64
7	128
8	256

N	$2^N$
9	512
10	1024
11	2048
12	4096
13	8192
14	16384
15	32768
16	65536